

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-187133

(43)Date of publication of application : 08.07.1994

---

(51)Int.Cl.

G06F 9/06

G06F 9/24

---

(21)Application number : 05-025301

(71)Applicant : INTERNATL BUSINESS MACH  
CORP <IBM>

(22)Date of filing : 15.02.1993

(72)Inventor : KANNAN KRISHNAMURTHI  
LYBRAND DAVID P  
NOVAK FRANK P

---

(30)Priority

Priority number : 92 869552    Priority date : 15.04.1992    Priority country : US

---

(54) LOAD SYSTEM FOR OPERATING SYSTEM, DEVICE CONNECTION DETECTION SYSTEM, AND OPERATING SYSTEM LOADER DETERMINING METHOD

(57)Abstract:

PURPOSE: To provide a firmware layer which can be executed in the 32-bit protect mode environment of a pen-point operating system and support a multioperating system, and is compatible with existent basic input/output(BIOS) firmware.

CONSTITUTION: This system has dual-boot capability that enables a user to make a choice between a conventional (DOS type) booting procedure and a pen-point type booting procedure by following a setup procedure, call-back mechanism capability that hides some device characteristics from the operating system, and capability for gathering and holding device state information on a device which can be disconnected or reconnected during the operation of a computer.

---

### LEGAL STATUS

[Date of request for examination] 03.06.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

**BEST AVAILABLE COPY**

application converted registration]

[Date of final disposal for application]

[Patent number] 2986299

[Date of registration] 01.10.1999

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6 - 1 8 7 1 3 3

(43) 公開日 平成 6 年 (1994) 7 月 8 日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G06F 9/06	410	D 9367-5B		
9/24	310	7230-5B		

審査請求 有 請求項の数 9 (全 16 頁)

(21) 出願番号 特願平 5 - 2 5 3 0 1

(22) 出願日 平成 5 年 (1993) 2 月 1 5 日

(31) 優先権主張番号 8 6 9 5 5 2

(32) 優先日 1992 年 4 月 1 5 日

(33) 優先権主張国 米国 (US)

(71) 出願人 3 9 0 0 0 9 5 3 1

インターナショナル・ビジネス・マシー  
ズ・コーポレーション

INTERNATIONAL BUSIN  
ESS MACHINES CORPO  
RATION

アメリカ合衆国 10504、ニューヨーク  
州 アーモンク (番地なし)

(72) 発明者 クリシュナムルスィ カナン

アメリカ合衆国 10598、ニューヨーク  
州 ヨークタウン ハイッ、エヴァーグリー  
ン ストリート 2715

(74) 代理人 弁理士 頓宮 孝一 (外 4 名)

最終頁に続く

(54) 【発明の名称】 オペレーティングシステムのロードシステム、装置接続検出システム、及びオペレーティングシ  
ステムロード決定方法

(57) 【要約】

【目的】 ベンポイントオペレーティングシステムの 3  
2 ビット保護モード環境で実行可能であり、多重オペレ  
ーティングシステムを支援でき、現存の基本入出力シス  
テム (BIOS) ファームウェアとの互換性があるファ  
ームウェアレイヤを提供する。

【構成】 (a) セットアップ手順によってユーザが従  
来の (DOS 式) ブーティング手順又はベンポイント式  
ブーティング手順の何れかを選択できるようにするデュ  
アルブート能力と、(b) ある装置特性をオペレーティ  
ングシステムから隠すコールバック機構能力と、(c)  
コンピュータの動作中に切断又は再接続できる装置の装  
置状態情報を収集し保持するための能力と、を備える。

## 【特許請求の範囲】

【請求項 1】 コンピュータに存在する複数のオペレーティングシステムの中の 1 つをロードするためのシステムであって、

複数のオペレーティングシステムから 1 つのオペレーティングシステムを選択してロードするためのデュアルブート手段を備え、

前記デュアルブート手段は、選択されたオペレーティングシステムを識別して検索するための、オペレーティングシステム識別手段と、選択されたオペレーティングシステムをロードするためのオペレーティングシステムローダ手段と、を備え、

前記識別手段は、ロードすべきオペレーティングシステムの型を含んだオペレーティングシステム型選択バイトと、ロードすべき前記選択されたオペレーティングシステムをそこから検索する媒体を含むブートソース位置と、を含む不揮発性 RAM (NVRAM) を有する、オペレーティングシステムのロードシステム。

【請求項 2】 コンピュータシステムの動作を制御するよう構成されたオペレーティングシステムと、

前記オペレーティングシステムから情報を受け取り、前記オペレーティングシステムへ情報を伝送するよう構成されたベンポイント支援手段と、

を備えた連続多段階機能を実行させるためのシステムであって、

前記ベンポイント支援手段は、前記オペレーティングシステムへ応答可能であり、外部装置から情報を受け取るためのステージ手段と、前記ステージ手段へ応答可能であり、前記ステージ手段から出ることなく前記オペレーティングシステムへ情報を送るためのコールバック手段と、を有する、

連続多段階機能実行システム。

【請求項 3】 前記ベンポイント支援手段によって書き込まれ、装置に特有でない汎用型でフォーマットされたデータを含む第 1 のデータブロックと、前記オペレーティングシステムによって書き込まれ、前記オペレーティングシステムに配置されたデータハンドラへのポインタを含む第 2 のデータブロックと、を有する要求ブロックを更に含む請求項 2 記載の連続多段階機能実行システム。

【請求項 4】 コンピュータの有用性へ影響せず装置がコンピュータへ接続されたり取り外されたりするときを検出するためのシステムであって、

コンピュータの動作を制御するよう構成されると共に、装置検査機能の実行を要求するための要求手段を有するオペレーティングシステムと、

前記オペレーティングシステムから情報を受け取ったり前記オペレーティングシステムへ情報を伝送するよう構成されると共に、装置へ刺激を送信するための送信手段と、オペレーティングシステムへ制御を転送するための

転送手段と、を有し、装置の存在又は不在を表示する装置の応答を所定時間待機するよう構成されたオペレーティングシステム支援手段と、

前記ステージング事象を処理するために、前記ステージング事象が装置からの入力によるものか前記所定時間の満了によるものかを決定する処理手段と、

前記ステージング事象が前記所定時間の満了によるものである場合に、装置を所定回数刺激し、前記刺激に対して装置が応答しない場合に装置の不在を表示するための刺激手段と、

前記ステージング事象が装置からの入力による場合に、装置からの入力を解釈し、その入力を適宜処理するための解釈手段と、

を備え、

前記ステージング事象に対応する動作が完了されると、前記オペレーティングシステム支援手段がオペレーティングシステムへ制御を転送する、

装置接続検出システム。

【請求項 5】 どの型のオペレーティングシステムローダがコンピュータに導入されるべきかを決定するための方法であって、

ロードすべきオペレーティングシステムの型を含むオペレーティングシステム型選択バイトと、ロードすべき前記オペレーティングシステムをそこから検索するための媒体を含むブートソース位置と、を含む不揮発性 RAM (NVRAM) の妥当性を検査するステップと、前記選択バイトの値に従って、適切な型のオペレーティングシステムローダを導入し実行するステップと、を含むオペレーティングシステムローダ決定方法。

【請求項 6】 ベンポイント式オペレーティングシステムローダをコンピュータで実行するための方法であって、

ベンポイント支援ファームウェアの第 1 位置とベンポイントオペレーティングシステムの第 2 位置とを含む ASCII 制御ファイルの位置を決定するステップと、

前記 ASCII 制御ファイルが存在するときに、前記 ASCII 制御ファイルを読み取るステップと、

前記 ASCII 制御ファイルが存在しないときに、ベンポイント支援ファームウェアのデフォルト第 1 位置とベンポイントオペレーティングシステムのデフォルト第 2 位置とを含むデフォルト制御ファイルを読み取るステップと、

前記制御ファイル又は前記デフォルト制御ファイルの情報が有効である場合に、ベンポイント式ブート手順を実行するステップと、

を含むベンポイント式オペレーティングシステムローダの実行方法。

【請求項 7】 オペレーティングシステムを有するコンピュータベースのシステムで連続多段階機能を実行するための方法であって、

(1) オペレーティングシステムにより連続多段階機能の実行を要求するステップと、

(2) 前記要求に応答して、連続多段階機能を実行するステップと、

(3) 外部機能及び／又はデータの利用性を表示するオペレーティングシステムからのステージング事象を受け取るステップと、

(4) 前記外部機能からデータブロックが得られたときに、前記データブロックでオペレーティングシステムへのコールバック機能を実行するステップと、

(5) 連続多段階機能から出るステップと、を含む連続多段階機能の実行方法。

【請求項8】 前記ステップ(3)及びステップ(4)を無期限に繰り返すステップを更に含む請求項7記載の連続多段階機能の実行方法。

【請求項9】 コンピュータの有用性へ影響せずに装置がコンピュータへ接続されたり取り外されたりするときを検出するための方法であって、

(1) コンピュータオペレーティングシステムにより装置検査機能の実行を要求するステップと、

(2) 装置へ刺激を送るステップと、

(3) コンピュータオペレーティングシステムへ制御を転送するステップと、

(4) 装置の存在又は不在を表示するステージング事象の発生を所定時間待機するステップと、

(5) (a) 前記ステージング事象が装置からの入力によるものか前記所定時間の満了によるものかを決定するステップと、(b) 前記ステージング事象が前記所定時間の満了によるものである場合に装置を所定回数刺激し、前記刺激に対して装置が応答しない場合に装置の不在を表示するステップと、(c) 前記ステージング事象が装置からの入力による場合に、装置からの入力を解釈し、その入力を適宜処理するステップと、(d) オペレーティングシステムへ制御を転送するステップと、を含み、前記ステージング事象を処理するステップと、を含む装置接続検出方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、一般的にコンピュータに関する。更に詳細には、本発明は、携帯型コンピュータのオペレーティングシステムを支援するための技法に関する。

【0002】

【従来の技術】 携帯型コンピュータはプロフェッショナルユーザ及びカジュアルユーザの間で広く受け入れられているので、これらのコンピュータ及びそれに付随するアプリケーションに関連する新しい技術によって、基底のシステムソフトウェアには新たな要求が課せられている。

【0003】 1981年にIBMによりPCが市場に導

入されたとき、IBMは、基本入出力システム(BIOS)として知られるソフトウェアレイヤを全てのマシンに設計した。また、IBMは、プログラミングの当業者が基底ハードウェアを必ずしも深く知らなくてもコンピュータの種々のパーツを操作するプログラムを開発できるように、このレイヤへのインタフェースの詳細を公表した。特に、IBMのBIOSインタフェースとインタフェースをとるために、ディスクオペレーティングシステム(DOS)と呼ばれるオペレーティングシステムがマイクロソフト社により開発された。その後まもなく、DOSプラットフォームで実行するためのアプリケーションプログラムが開発された。他のメーカーがPC市場に参入した際、IBMのBIOSインタフェース用に書かれたDOSや他のプログラムを修正することなくそのメーカーのマシンで実行できるように、そのマシン用の互換性BIOSレイヤが提供された。与えられたプラットフォーム上でDOS及びDOSホストプログラムを正しく実行する能力によって、そのプラットフォームのIBM・PCに対する互換性の度合いが定義される。

【0004】 1987年にIBM・PS/2系コンピュータが導入されたとき、基底インテルプロセッサの保護モードで作動するOS/2等の多重タスクオペレーティングシステムを支援できるファームウェアが必要とされた。PCベースのBIOSファームウェアは、リアルモードの単一タスクオペレーティングシステムだけのためのものである。その上、1Mバイトより大きいアドレッシングを支援できない。従って、BIOSは、OS/2及び同様のオペレーティングシステムを適切に支援することができない。

【0005】 これらの欠陥により、アドバンスドBIOS(ABIOS)として知られる新しいファームウェアレイヤが開発された。ABIOSは、基底インテルプロセッサの保護モードとリアルモードの両方の動作においてOS/2オペレーティングシステムを支援するために設計された。ABIOSは、BIOSのようにROM(読出専用メモリ)に存在してROMから実行されると共に、第2の記憶装置からロードされてRAM(ランダムアクセスメモリ)から実行されるように設計された。

【0006】 携帯型コンピュータの使用に関するごく最近の開発は、ペンコンピューティングの概念のもととなった。ペンコンピューティングは、基底ディジタイザにより検出されるコンピュータスクリーン上で直接電子スタイラス(ペンのような形状)を使用する。そして、ペンコンピューティングは、ゴージャス(950 Tower Ln, Foster City, CA)により開発されたペンポイントオペレーティングシステム等の新しいユーザインタフェース例をもたらした。ペンポイントは新しいオペレーティングシステムなので、携帯型コンピュータに関連するファームウェアには新たな要求が課せられる。

【0007】 あいにく、ABIOSは、新世代のペンコ

ンピューティングオペレーティングシステムに対して多くの欠陥を有する。例えば、ABIOSは、ペンポイントで使用される32ビット保護モード環境と定義されるものでは実行することができない。更に、ABIOSは、与えられたマシンでの多重オペレーティングシステム支援の共存、オペレーティングシステムブート手順におけるパワーマネジメント及び付随の変動の必要性、及び携帯型コンピュータの動作中の予期しない周辺機器の接続及び接続解除サイクルの概念を適切に扱わなかった。

【0008】

【発明が解決しようとする課題】従って、ペンポイントオペレーティングシステムの32ビット保護モード環境で実行可能であり、多重オペレーティングシステムを支援でき、現存のBIOSファームウェアとの互換性があるファームウェアレイヤが必要とされる。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明の第1の態様は、コンピュータに存在する複数のオペレーティングシステムのうちの1つをロードするためのシステムであって、複数のオペレーティングシステムから1つのオペレーティングシステムを選択してロードするためのデュアルブート手段を備え、前記デュアルブート手段は、選択されたオペレーティングシステムを識別して検索するための、オペレーティングシステム識別手段と、選択されたオペレーティングシステムをロードするためのオペレーティングシステムロード手段と、を備え、前記識別手段は、ロードすべきオペレーティングシステムの型を含んだオペレーティングシステム型選択バイトと、ロードすべき前記選択されたオペレーティングシステムをそこから検索する媒体を含むブートソース位置と、を含む不揮発性RAM(NVRAM)を有する。

【0010】また、本発明の第2の態様は、コンピュータシステムの動作を制御するよう構成されたオペレーティングシステムと、前記オペレーティングシステムから情報を受け取り前記オペレーティングシステムへ情報を伝送するよう構成されたペンポイント支援手段と、を備えた連続多段階機能を実行させるためのシステムであって、前記ペンポイント支援手段は、前記オペレーティングシステムへ応答可能であり、外部装置から情報を受け取るためのステージ手段と、前記ステージ手段へ応答可能であり、前記ステージ手段から出ることなく前記オペレーティングシステムへ情報を送るためのコールバック手段と、を有する。

【0011】本発明の第3の態様は、コンピュータの有用性へ影響せずに装置がコンピュータへ接続されたり取り外されたりするときに検出するためのシステムであって、コンピュータの動作を制御するよう構成されると共に、装置検査機能の実行を要求するための要求手段を有

するオペレーティングシステムと、前記オペレーティングシステムから情報を受け取ったり前記オペレーティングシステムへ情報を伝送するよう構成されると共に、装置へ刺激を送信するための送信手段と、オペレーティングシステムへ制御を転送するための転送手段と、を有し、装置の存在又は不在を表示する装置の応答を所定時間待機するよう構成されたオペレーティングシステム支援手段と、前記ステージング事象を処理するために、前記ステージング事象が装置からの入力によるものか前記所定時間の満了によるものかを決定する処理手段と、前記ステージング事象が前記所定時間の満了によるものである場合に、装置を所定回数刺激し、前記刺激に対して装置が応答しない場合に装置の不在を表示するための刺激手段と、前記ステージング事象が装置からの入力による場合に、装置からの入力を解釈し、その入力を適宜処理するための解釈手段と、を備え、前記ステージング事象に対応する動作が完了されると、前記オペレーティングシステム支援手段がオペレーティングシステムへ制御を転送する。

【0012】本発明の第4の態様は、どの型のオペレーティングシステムローダがコンピュータに導入されるべきかを決定するための方法であって、ロードすべきオペレーティングシステムの型を含むオペレーティングシステム型選択バイトと、ロードすべき前記オペレーティングシステムをそこから検索するための媒体を含むブートソース位置と、を含む不揮発性RAM(NVRAM)の妥当性を検査するステップと、前記選択バイトの値に従って、適切な型のオペレーティングシステムローダを導入し実行するステップと、を含む。

【0013】本発明の第5の態様は、ペンポイント式オペレーティングシステムローダをコンピュータで実行するための方法であって、ペンポイント支援ファームウェアの第1位置とペンポイントオペレーティングシステムの第2位置とを含むASCII制御ファイルの位置を決定するステップと、前記ASCII制御ファイルが存在するときに、前記ASCII制御ファイルを読み取るステップと、前記ASCII制御ファイルが存在しないときに、ペンポイント支援ファームウェアのデフォルト第1位置とペンポイントオペレーティングシステムのデフォルト第2位置とを含むデフォルト制御ファイルを読み取るステップと、前記制御ファイル又は前記デフォルト制御ファイルの情報が有効である場合に、ペンポイント式ブート手順を実行するステップと、を含む。

【0014】本発明の第6の態様は、オペレーティングシステムを有するコンピュータベースのシステムで連続多段階機能を実行するための方法であって、(1)オペレーティングシステムにより連続多段階機能の実行を要求するステップと、(2)前記要求に응答して、連続多段階機能を実行するステップと、(3)外部機能及び/又はデータの利用率を表示するオペレーティングシステ

10

20

30

40

50

ムからのステージング事象を受け取るステップと、

(4) 前記外部機能からデータブロックが得られたときに、前記データブロックでオペレーティングシステムへのコールバック機能を実行するステップと、(5) 連続多段階機能から出るステップと、を含む

【0015】本発明の第7の態様は、コンピュータの有用性へ影響せずに装置がコンピュータへ接続されたり取り外されたりするときを検出するための方法であって、

(1) コンピュータオペレーティングシステムにより装置検査機能の実行を要求するステップと、(2) 装置へ刺激を送るステップと、(3) コンピュータオペレーティングシステムへ制御を転送するステップと、(4) 装置の存在又は不在を表示するステージング事象の発生を所定時間待機するステップと、(5) (a) 前記ステージング事象が装置からの入力によるものか前記所定時間の満了によるものかを決定するステップと、(b) 前記ステージング事象が前記所定時間の満了によるものである場合に装置を所定回数刺激し、前記刺激に対して装置が応答しない場合に装置の不在を表示するステップと、

(c) 前記ステージング事象が装置からの入力による場合に、装置からの入力を解釈し、その入力を適宜処理するステップと、(d) オペレーティングシステムへ制御を転送するステップと、を含み、前記ステージング事象を処理するステップと、を含む。

【0016】

【作用】本発明では、同一のオペレーティングシステムコードボディが種々のハードウェアプラットフォームで実行されるように、ハードウェアとオペレーティングシステムとの間に絶縁層を提供するという点で、その長所の多くを保持しながら、ペンベース携帯型コンピュータの環境で基本入出力システム(BIOS)及びアドバンスド基本入出力システム(ABIOS)の欠陥を扱う一組の方法及び技法について記載されている。特に、以下の欠陥が扱われている。(a) セットアップ手順によってユーザが従来の(DOS式)ブーティング手順又はペンポイント式ブーティング手順の何れかを選択できるようにするデュアルブート能力、(b) コールバック機構と定義され、ある装置特性をオペレーティングシステムから隠す能力、(c) コンピュータの動作中に接続解除又は再接続できる装置の装置状態情報を収集し保持するための方法。

【0017】デュアルブート能力は、コンピュータに存在する複数のオペレーティングシステムのうちの1つをロードするためのシステムである。これは、複数のオペレーティングシステムから1つのオペレーティングシステムを選択してロードするためのデュアルブート手段から成り、該デュアルブート手段は選択されたオペレーティングシステムを識別及び検索するためのオペレーティングシステム識別手段を有している。識別手段は、ロードすべきオペレーティングシステムの型を識別するオペ

レーティングシステム型選択バイトと、ロードすべきオペレーティングシステムをそこから検索するための媒体を含むブートソース位置と、を含む不揮発性RAM(NVRAM)を有する。また、デュアルブート能力は、選択されたオペレーティングシステムをロードするためのオペレーティングシステムローダ手段も有する。

【0018】コールバック能力は、連続多段階機能の実行を可能にするためのシステムである。これは、オペレーティングシステムと、オペレーティングシステムから情報を受け取ったりオペレーティングシステムへ情報を伝送するよう構成されたペンポイント支援手段と、から成る。ペンポイント支援手段は、オペレーティングシステムへ応答可能であり、外部装置から情報を受け取るためのステージ手段と、ステージ手段へ応答可能であり、ステージ手段から出ることなくオペレーティングシステムへ情報を送るためのコールバック手段と、を有している。

【0019】装置検出能力は、コンピュータの活用性へ影響せずに装置がコンピュータへ取り付けられたり取り外されたりしたときを検出するためのシステムである。これは、装置検査機能の実行を要求するための要求手段を有するオペレーティングシステムから成る。オペレーティングシステム支援手段は、オペレーティングシステムから情報を受け取ったりオペレーティングシステムへ情報を伝送したりするように構成されている。オペレーティングシステム支援手段は、装置へ刺激を送るための送信手段と、オペレーティングシステムへ制御を転送するための転送手段と、を有する。オペレーティングシステム支援手段は、ステージング事象の発生のために所定時間待機するように構成される。ステージング事象は装置の存在又は不在を示す。また、装置検出手段は、ステージング事象を処理するための処理手段を有する。処理手段は、ステージング事象が装置からの入力によるものか、又は所定時間の満了によるものかを判断する。更に、装置検出手段は、ステージング事象が所定時間満了によるものである場合に所定回数だけ装置を再度刺激し、装置が再刺激に応答しない場合に装置の不在を表示するための刺激手段と、ステージング事象が装置からの入力による場合に装置からの入力を解釈し、その入力を適宜処理するための解釈手段と、を有する。オペレーティングシステム支援手段は、ステージング事象に対応する動作が完了したときに、オペレーティングシステムへ制御を転送する。

【0020】本発明は、ペンポイントオペレーティングシステムの32ビット保護モード環境で実行される能力を有する。

【0021】本発明は、単一のマシンに存在する多数のオペレーティングシステムを支援することができると共に、これらの色々なオペレーティングシステムを扱うためにブート手順における変動を実行することができる。

【0022】本発明は、携帯型コンピュータの動作中に、頻繁に起こり予期しない周辺機器の接続／接続解除サイクルを支援することができる。

【0023】本発明は、新しいペンポイントオペレーティングシステムを支援しながら、現存のBIOSファームウェアとの互換性を残すことができる。

【0024】本発明は、同一のオペレーティングシステムコードボディが種々のハードウェアプラットフォームで実行されるように、ハードウェアとオペレーティングシステムとの間に絶縁層を提供するという点で、ABI 10 OSの長所の多くを保持する。

【0025】本発明は、全ての入力装置に包括的であり、更に、与えられた型の入力装置内の全ての変動に包括的なオペレーティングシステムコードを書き込むことができるように、包括インタフェースを提供する。これによって、携帯性の高いオペレーティングシステムが得られる。

【0026】

【実施例】本発明の好ましい実施例は、ペンポイント等の32ビットオペレーティングシステムが携帯型コンピュータで作動及び共存できるようにする一組の方法及び技法である。特に、マシンインタフェースレイヤ(MIL)又はペンポイント支援ファームウェアと定義される新しいファームウェアレイヤとその関連方法は、以下の能力を有する。

【0027】

(a) デュアルブート能力 (Dual Boot Capability)

これは、ユーザが、セットアップ手順によって、従来(即ちDOS式)のブーティング手順又はペンポイント式ブーティング手順のいずれかを選択できることを意味する。そして、ファームウェアの修正されたパワーオンセルフテスト(POST、電源投入時の自己診断)要素は、適切な様式のブーティングを呼び出す。

【0028】(b) コールバック機構能力 (Callback Mechanism Capability)

これにより、ファームウェアは、ある装置特性をオペレーティングシステムから隠すことができる。

【0029】(c) 装置状態保持能力 (Device State Maintenance Capability)

この方法は、後で接続解除したり再接続したりできる装置の装置状態情報を収集し、保持する。

【0030】図1は、種々のファームウェア及びソフトウェアが携帯型コンピュータでどのように共存するかを説明するブロック図である。ファームウェアレベル106に関して3タイプのマシンが参照される。それは、BIOS134、ABIOS136、及びMIL138である。アプリケーションレベル102では、3タイプのシステムが対応のアプリケーション120、122、124を支援する。オペレーティングシステムレベル104において、BIOSファームウェア134は、リアル 50

モードの単一タスクDOS128及びより最近のウィンドウオペレーティングシステム126を支援する。ABIOSファームウェア136は保護モードの多重タスクOS/2オペレーティングシステム130を支援する。本発明のMILファームウェア138部分は、32ビット保護モードのペンポイントオペレーティングシステム132を支援する。ロードレベル108では、DOS及びOS/2オペレーティングシステムは、DOS式ローダ140として実行される共通のブーティング法を共用する。ペンポイントオペレーティングシステム132はペンローダ142と定義される新しいローダを必要とする。3タイプのオペレーティングシステム環境は全て同一のパワーオンセルフテスト(POST)ルーチン144により支援され、全て同一のハードウェア146で実行される。パワーオンセルフテスト(POST)ルーチンについては、「パーソナルシステム/2パーソナルコンピュータBIOSインタフェース技術マニュアル(IBM刊行 No. S8X-2260)」に詳細に説明されており、ここに参照によって組み込まれる。本発明では、POSTルーチンはデュアルブート能力で修正されている。以下の説明により、当業者は同一の修正を行うことができるであろう。

【0031】好ましい実施例では、携帯型コンピュータは、メインプロセッサとしてインテル386SX又はAMD・AM386SXLを有するIBM・PC/AT標準コンピュータと論理的に互換性がある。これには、標準LCDパネル及びディジタイザが備えられ、パッケージ化されており、書込面を有するノートに似ている。このコンピュータの内部の詳細は、米国特許出願第07/870124号に開示されており、その開示内容はここに参照によって組み込まれている。

【0032】1. デュアルブート能力

本発明の好ましい実施例は、DOS、OS/2及びAIXオペレーティングシステム、並びに新しいペンポイントオペレーティングシステムを実行可能な携帯型コンピュータから成る。この能力は、デュアルブート能力と称される。DOSオペレーティングシステムをブートするための能力には、OS/2及びAIX等の他のオペレーティングシステムをブートする能力が含まれる。これらのオペレーティングシステム(DOS、OS2及びAIX)は、当該技術においてDOS式ブーティングとして知られるブーティング方法を共用する。DOS式ブーティングは当該技術でよく知られ、「DOSプログラマリファレンス(Terry Deltman 著、Que 社、1988年)」に詳細に説明されており、ここに参照によって組み込まれている。

【0033】デュアルブート能力の実行は、OS/2ブートマネージャやPS/2AIXブートプログラム等、他の実行と比べて本発明では独自のである。これらの実行では、マシンのファームウェアは単一システムブーテ

ィング環境と異なる点は全くない。

【0034】これらの実行は、デュアルブート能力を達成するために2つの技法のうちの1つを用いる。第1の技法は、ディスクのマスタブートセクタを重ね書き（パッチ）する。ブートセクタのこのパッチバージョンは特別のブート選択プログラムをロードし、いくつかのオペレーティングシステムのうちのどれがブートされるべきかに関してユーザに問い合わせる。ユーザが応答し損ねると、デフォルトオペレーティングシステムが選択される。第2の技法は、第1の技法と同様に作動する特別のブート選択プログラムをアクティブパーティションを含むように、PCディスクのパーティションテーブルを変更する。

【0035】これらの方法は2つとも、低容量の取外し可能ディスクを有する携帯型コンピュータにとっては重大な欠点がある。特に、本発明が適用された携帯型コンピュータでは、ディスクサイズは10乃至40メガバイトの間で変化し、システムの動作中に取外し及び再挿入が可能である。これは、いくつかのパワー状態遷移（例えば、待機から正常パワーへ）のうちの1つの間に、ユーザがディスク媒体を取り替えて、間違った状態遷移が生じるかもしれないので、ブート可能なディスク媒体への修正及び／又はパッチがマルチブート能力を可能にする方法としては受け入れられないものであることを意味する。これによって、上述の技法はいずれもうまくいかない。

【0036】本発明において、デュアルブート能力を支援する方法は、コンピュータで実行するプログラムが常に利用できるNVRAM（不揮発性ランダムアクセスメモリ）の2つの記憶位置を利用する。1つの位置はオペレーティングシステムブート型、即ちDOS式ローダかペンポイント式ローダかを示し、第2の位置はブートソース、即ちフロッピーディスク、LANベース、CDROM、従来のROM、ハードドライブ等を示す。NVRAMは、セットアップルーチンと定義されコンピュータを構成するために実行される対話型プログラムによって書き込まれる。

【0037】図2に示されるように、デュアルブート手順200は、パワーオンセルフテスト（POST）手順の直後に実行される。第1に、ステップ202は、NVRAMへの電源用に使用されるバッテリーの状態が良好であることを保証する。これは、NVRAMの記憶位置のうちの1つにあるビットを検査することによって行われる。次に、ステップ204は、NVRAMの内容の有効性を検査して、信頼できるものであることを保証する。もしどちらか1つの検査が失敗であると、ステップ210はデフォルトDOS式ブーティングを実行する。次に、ステップ206は、オペレーティングシステム選択バイトを読み取る。DOS式ブートが指定されると、ブートセクタのアクティブパーティションの第1セクタが

メインメモリに読み込まれ、制御が与えられる（図示せず、ステップ210の一部）。これにより、選択された実際のオペレーティングシステムがロードされる。ペンポイント式ブートが指定されると、ステップ212は、ペンポイント式ブーティングの論理を簡約するPenLodrと称されるモジュールへ制御を与える。PenLodrrルーチンは図3を参照して以下に説明される。

【0038】好ましい実施例では、PenLodrrルーチン300は、ブートソースに存在するためのDOS互換性ファイルシステムであるとする。PenLodrrには、典型的なDOSファイルシステムのナビゲーションを扱うためのファイルシステム論理が含まれる。ただし、DOSファイルシステムの存在はPenLodr手順の適切な機能性のための条件ではない。データのネーミング、位置及びアクセスを支援すれば、任意のファイルシステム又はデータ構造で十分である。

【0039】ステップ302で呼び出されると、PenLodrrルーチンは、ステップ304で、まずIBMMIL.INIと称される包括制御ファイルを探査する。このファイルは、ASCIIフォーマットでコード化され（従って適切なワード処理プログラムを用いるユーザによって形成されることが可能である）、メインメモリ内にロードされるべきファイルの名前を格納する。以下は、ある制御ファイル例の内容である。

【0040】

```
MilFile=c:\IBMT0101.MIL
PenFile
=c:\PENPOINT\BOOT\PENPOINT.OS
```

【0041】MilFile変数は、ペンポイントオペレーティングシステムの支援において特別なファームウェアを組み込むプログラムを識別する。PenFile変数はオペレーティングシステム自身を識別する。この間接レベルには多くの利点がある。まず、ファームウェアの多数のコピーがブートソースに保持され、そのそれぞれは、オペレーティングシステムに異なる個別性を提供する。第2に、ブートソースに多数のオペレーティングシステムが存在可能である、又は同一のオペレーティングシステムの多数のバージョンが存在可能である。

【0042】制御ファイルが存在しない（ステップ304で問い合わせられたときに）と、PenLodrrルーチンはステップ308で以下のデフォルトファイルを見つけようとする。

```
【0043】MilFile=c:\IBMMIL.REX
PenFile
=c:\PENPOINT\BOOT\PENPOINT.OS
```

【0044】ステップ310でデフォルトファイルも見つからないと、ローダはPOSTへ戻ってステップ31

2へのDOS式ブート手順を試みる。

【0045】ステップ310でファイルの存在がわかると、ステップ314において、PenLodrルーチン300は指定されたファイルをメインDRAMメモリ内へロードし、必要に応じて再配置する。ローディングが完了すると、ステップ316において、PenLodrルーチン300は、リアルモードから32ビット保護モードへ切り換わり、MilFileの指定されたエントリポイントへ制御を与える。次にPenLodrルーチンは、ステップ318において、ペンポイントオペレーティングシステムへ制御を転送する。

#### 【0046】II. コールバック機構能力

好ましい実施例では、MILファームウェアは多数の装置を支援する。それらの中には、リアルタイムクロック装置、固体装置及びディジタイザ装置がある。これらの3つの装置はMILファームウェアがオペレーティングシステムから受け取る3タイプの要求を例示している。オペレーティングシステムからの要求を扱うファームウェア内の個々の装置機能は、3タイプの要求を処理するために3つのカテゴリに分類可能である。それは、1段階機能と、離散多段階機能と、連続多段階機能である。これらは、図4を参照して以下に議論される。

【0047】1段階機能410は、1段階で即座に完了し、結果を返す機能である。図4は、時刻クロックを読み取る要求を支援する1段階機能を説明している。オペレーティングシステム412から要求が受け取られると、MILファームウェアはスタート414で開始し、完了426で直ちに完了する。得られる値は、MILファームウェアがオペレーティングシステム428へ出ていくときに、オペレーティングシステムへ返される。

【0048】離散多段階機能430は、動作完了までにいくつかのステージを通らなければならない機能である。図4は、ディスクから大きいデータブロックを読み取る要求を支援する離散多段階機能を説明している。オペレーティングシステム432から要求が受け取られると、機能はスタート434で開始し、第1のデータブロックへのアクセス及び転送を開始するためにディスクへの要求が行われる。これが起こっている間に、機能は、436でオペレーティングシステムへ出て、オペレーティングシステムへ制御を戻す。装置はオペレーティングシステムへ割り込んで、データが転送準備されたことを表示する。次に、オペレーティングシステムは、データをコンピュータメモリへ転送するようファームウェアに通知する。データブロックはディスクバッファから宛先バッファへのこのような転送をいくつか要求することができる。各転送は、要求が完了する前に、ステージング事象440で定義される割込み（タイムアウトのこともある）によって信号が送られる。各ステージの完了後、ファームウェアは442でオペレーティングシステムへ出ていき、制御がオペレーティングシステムへ渡され

る。この反復サイクルは、ブロックが完全に転送され、機能が446で完了するまで継続する。完了すると、ファームウェアは448でオペレーティングシステムへ出ていき、機能が完了しオペレーティングシステムは制御を機能へ戻す必要がないという表示と共にオペレーティングシステムへ制御が渡される。

【0049】連続多段階機能450は、キャンセルされない限り決して終了しない機能である。図4はディジタイザからの入力データを受け取るための要求を支援する連続多段階機能の一例を説明する。ペンベースのコンピュータにおけるディジタイザは、スクリーン表面へのペンの接触（及び接近）を検出し、中央処理装置（CPU）へ位置情報をリレーするハードウェア要素である。ディジタイザは多重バイトの座標を符号化するのが典型的である。更に、ディジタイザからのデータは、決して終了しないかもしれない。ユーザはペンをディジタイザの近くに長時間保持するかもしれないし、データ捕獲のために継続的にペンを離したり近づけたりするかもしれない。また、ディジタイザ及びそのマイクロコードの実現によっては、ディジタイザは、各バイト毎又は各座標点毎に、もしくは他の方式で割り込むかもしれない（例えば、割込みを起こす前に多重点をバッファリングするかもしれない）。

【0050】新しい情報を適切なオペレーティングシステム要素へ報告するために、好ましい実施例のMILファームウェアはコールバックと称される技法を用いて、オペレーティングシステムにより要求されるデータユニットの利用性から、外部又はステージング事象（割込み、タイマの満了等）の発生をデカップルする。

【0051】図4に示されるように、オペレーティングシステムが要求452を行うと、機能はスタート454で開始し、離散多段階機能について上述したように、ステージング458の前にオペレーティングシステムへの最初の出口456を作成する。ステージング事象460が発生すると、ファームウェアは現在のステージ458を完了し、MILファームウェアがオペレーティングシステム462へ出ていくときに状態及びステージング情報をオペレーティングシステムへ戻す。これは、上述の離散多段階機能と全く変わらない。

【0052】しかしながら、離散多段階機能とは違って、ここでは、オペレーティングシステムは、データ検索のためにファームウェアへの多数の割込みが幾つ発生する必要があるかを表示しない。従って、データユニットがステージ中に使用可能になると、ステージングコード（ステージ458）は、オペレーティングシステム464へのコールバックを実行することによってオペレーティングシステムにデータハンドラを呼び出す。データハンドラのアドレスは、要求452の初期化中に、始めにMILファームウェアへ渡されている。コールバック中にオペレーティングシステムの非同期データハンドラ

へ戻されたパラメータには、以下に説明する要求ブロックへのポインタが含まれる。

【0053】要求ブロックは、オペレーティングシステムとMILファームウェアとの間で転送されるデータブロックである。オペレーティングシステム及びMILファームウェアは何れも、要求ブロックから読み取ると共に要求ブロックへ書き込む。要求ブロックのこのアプリケーションに関連する部分は、図5に示されている。データハンドラが要求する要求ブロック要素は、データブロック502として示されている。このデータはMILファームウェアによって供給され、オペレーティングシステムのデータハンドラによってコールバック437を介して読み取られる。第2のデータブロック504は、MILファームウェアに対するデータハンドラへのポインタを含んでいる。これは、オペレーティングシステムがMILファームウェア452への最初の呼出を行うときに、MILファームウェアへ供給される。

【0054】コールバック機構の利点は、装置からの事象をいつどのように報告するかの詳細を知らなくても、MIL支援要求のステージを通して要求をドライブするために、オペレーティングシステムが装置に特有でない共通コードをデータハンドラで 사용할 20 ことができるようになることである。

【0055】オペレーティングシステムが動作を停止するために連続多段階機能を要求することを、ステージング事象460が表示すると、ファームウェアはキャンセル466で機能をキャンセルし、オペレーティングシステム468へ出る。

【0056】従来のファームウェア及びオペレーティングシステムでは、要求ブロックは、特定のソースから特定のフォーマットであることが予期される、ハードウェアに特有なデータを含む。オペレーティングシステム又はハードウェアの何れかが変化すると、他方も変化しなければならない。装置に特有でない共通コードを使用することによって、オペレーティングシステムは、装置ドライバ又はハードウェア要素を変える必要なく、変化されることが可能になる。同様に、ハードウェアは、対応の変化がオペレーティングシステムに成されることを要求せずに変化することができる。

【0057】また、コールバック機構によって、MILファームウェアレイヤは、事象の発生を表示する手段として、セマフォ及び信号のようなシステムサービスを使用したり、それを知ることが妨げられる。装置からオペレーティングシステムへ／オペレーティングシステムから装置へデータを転送するためにデータハンドラのアドレスを使用するだけである。本発明の好ましい実施例では、要求ブロック500は、C言語構造構成要素として具体化されている。

【0058】好ましい実施例では、データハンドラ502に対するデータブロックは、とりわけ、以下の3つの

値から成る。

【0059】

1. 時刻記録：データが利用できる時刻のコード化
2. X位置： デジタイザ上のペン位置のx座標
3. Y位置： デジタイザ上のペン位置のy座標

【0060】好ましい実施例では、データブロック504は、オペレーティングシステムによりMILファームウェアへ渡されるデータハンドラへのポインタを含む。

【0061】このデータは装置に特有ではなく、装置の型を変えなければならない場合でも変える必要はない。例えば、好ましい実施例において、始めのデジタイザより少ない数の転送でペン関連データを転送できるデジタイザに置き換えなければならない場合、この変化はオペレーティングシステムには見えず、MILファームウェアによって処理される。

【0062】コールバック機構は、非同期入力データの利用が可能な全ての装置に対して、MILファームウェアの好ましい実施例で使用される。これらの中には、デジタイザ入力、キーボード入力及びパワーマネージメントデータ（例えば、バッテリー状態等）がある。更に、コールバック機構を有する連続機能の能力は、次のセクションで説明するように、装置の接続を決定するために利用される。

### 【0063】III. 装置状態保持能力

携帯型コンピュータでは、コンピュータの使用中に装置を取り付けたり取り外したりすることが所望される。例えば、ユーザがある場所から他の場所へ携帯型コンピュータを運んだり、異なる入力装置を使用したりすることは、当然予期されることである。ユーザは、第1の場所ではデータ入力のために電子スタイラスペンを使用しているかもしれないが、第2の場所ではデータ入力のためにキーボードを取り付けるかもしれない。また、コンピュータが両方の場所において、また第1の場所から第2の場所への移動中もアクティブ状態（使用中）であることも、当然予期されることである。この場合には、ユーザは、代替の入力方法を受け入れるためにコンピュータを停止して再構成する機会はないし、また所望もしない。

【0064】本発明の装置状態保持能力によって、コンピュータは、キーボードが取り付けられて操作可能となったとき、及びキーボードが取り外されてもはや使用可能状態にないときを自動的に検出できるようになる。またこの方法は、例えば、フロッピードライブや、業界標準のPCMCIA（パーソナル・コンピュータ・メモリ・カード・インタフェース・アソシエーション）により例示される取外し可能なメモリカード等の他の装置へも適用することができる。

【0065】この技法の基底原理は、オペレーティングシステムにおける実行の指定スレッド（当該技術ではタスク、プロセス又はスレッドとして知られる）を有し、

ある結果 (状態) を決定できるような方法で、但し装置の現在の状態を中断又は変化させることなく、システム/装置を周期的に刺激することである。刺激及び応答の正確性は装置に依存する。それは、レジスタへ書き込もうとし (刺激)、直ちに値を読み戻し、結果を比較すること (応答) と、同じくらい簡単であろう。

【0066】好ましい実施例では、キーボードが携帯型コンピュータへ取り付けられると、キーボードは電力を受け取り、BAT (Basic Assurance Test) と呼ばれる自己検査診断手順を呼び出す。この動作は、「IBMパーソナルシステム/2ハードウェアインタフェース技術リファレンス-共通インタフェース (IBM刊行番号S84F-9809-00) (ここに参照によって組み込まれている) に記載されているIBM・PS/2系コンピュータへ取付け可能な全てのキーボードに要求される動作である。BATの結果は、接続が行われてから少しして、データユニットとしてCPUへ伝えられる。キーボードが取り外されると、データユニットは、CPUへ全く送られない。また、キーボードが接続されたままだと、キーボードがユーザにより使用されない限りは、データユニットはCPUへ全く戻されない。従って、ある時間中キーボードからデータユニットが来ないと、キーボードが取り外されたことが表示されるが、これは単にユーザの非活動性によることもある。

【0067】また、CPUは、エコーメッセージと呼ばれる特定のデータユニットを送信することができ、キーボード (コンピュータに取り付けられている場合) は、エコーデータユニットを送り返すことによって、指定時間内に応答するであろう。この後者の動作も、上記参考文献に記載されているキーボードに要求される動作である。更に、ユーザ開始データユニットと、BAT及びエコーデータユニットとの間を区別することも、キーボードに要求される動作である。

【0068】図6及び図7は、キーボードが接続されているか否かをモニターするために好ましい実施例で実行される装置接続検出方法を説明する。キーボードのBAT特徴及びエコー特徴はこの実施例で利用される。

【0069】この技法は、2つの状態変数A及びBを保持する。一方はキーボードが接続されているか否かを示し (A)、他方は最後のエコーが確認されたかどうかを示す (B)。

【0070】図6は、MILファームウェアのスタートコードのフローチャートである。初期化の際に、オペレーティングシステム (OS) はスタートボックス454に入ることによって、連続「接続」要求を行う。ブロック602では、キーボードが接続され (A=1)、最後のエコーが確認された (B=1) ことを断言するために、スタートコードがこれらの変数を設定する。ブロック604では、MILスタート機能がキーボードへエコーを送り、状態変数Bの状態を変えて、エコーが送られ

たが確認されていないことを表示する (B=0)。次に、MILスタートコードは456を介してオペレーティングシステムへ戻り、時間T1又はキーボードからの割込み (ステージング事象460等) 後にMIL機能へ戻る準備がある。時間T1は、キーボードが応答のための時間を有するが、ユーザが接続の正しい状態を感知するには短かすぎるように選択される。好ましい実施例では、時間T1は2秒である。

【0071】キーボードは、エコーを返すか、入力キャラクタを返すか、あるいは全く応答しない。キーボードによる応答は割込みのステージとして扱われる。キーボードが接続されないと、時間のステージとなるであろう。

【0072】図7は、ステージング事象コード論理のフローチャートである。ステージング事象460はステージ458で受け取られ、ステップ610において、ステージング事象が割込みによるもの (割込みのステージ) であったか、又はタイムアウトによるもの (時間のステージ) であったかがまず判断される。割込みのステージである場合、それは、キーボードがある方法で応答したことを示す。次に、ステップ612において、ステージング事象コードは、状態変数Aの値を決定して、キーボードが存在することを実証する。A=1の場合、キーボードが存在し、キーボードの応答 (又はキー) がステップ614で読み取られ、処理される必要のあるユーザ入力があるかどうか、即ちキーボードがエコーに回答しているかどうかを判断する。キーボードがエコーに回答していると、状態変数Bがステップ616で設定され (B=1)、キーボードが接続されて作動状態にあることを表示する。次に、MILファームウェアはオペレーティングシステムへ出る。キーがエコーでない場合、MILファームウェアはキーボード入力を処理し、要求ブロック500のデータブロック502にデータを配置し、オペレーティングシステムへ出る。

【0073】ステップ612において、ファームウェアによって、状態変数がA≠1であり、割込みステージが発生したと判断されると、これは、最後の通過がキーボードの不在を表示したときにキーボードが応答したことを意味する。この1つの理由は、キーボードが携帯型コンピュータへ丁度接続され、ステップ618において、キーが上述したBATであることである。その場合、ステップ620で両方の状態変数が設定され (A=1、B=1)、キーボードが存在し応答していることを表示する。次に、ファームウェアはオペレーティングシステムへ出ていく。ステップ618でキーがBAT以外のものであることが判断されると、接続されていないが、又は丁度接続されたばかりのキーボードから応答が受信されたので、インタフェースエラーとなる。

【0074】T1が満了すると、オペレーティングシステムは、時間ステージのステージング事象460で、M

MILファームウェアへ入る。ステップ610でステージング事象自体を識別した後、ファームウェアは状態変数がB=1であるかどうかをステップ624で決定する。B=1の場合、キーボードが最後のエコーを確認したか、最後のタイムアウト期間内に丁度接続されたところであるが、この期間中には応答していない。従って、ステップ626において、MIL機能は再度エコーを送り、状態変数Bはリセットされ(B=0)、これを表示する。次にファームウェアはオペレーティングシステムへ戻る。次にオペレーティングシステムは、上記のサイクルを繰り返す。ステップ624で状態変数がB≠1であると決定されると、キーボードは送信された最後のエコーを確認しておらず、タイムアウト期間内にこのエコーに応答していない。ステップ628で状態変数Aがリセットされ(A=0)、キーボードが携帯型コンピュータから取り外されたことを表示する。MILファームウェアは次に、エコーを送信せずにオペレーティングシステムへ戻る。また、ステップ630において、MILは、オペレーティングシステムへ、キーボードが取り外され、割込みがキーボードから受信されるまではMILは再入力(即ちステージ化)されないことを表示する。

【0075】キーボードがその「BAT完了」を送り、割込みがCPUにより受信されると、再接続が断言される。次にA及びBが再度初期化されて、接続及びエコーの確認を表示する(A=1、B=1)。次に、MILはオペレーティングシステムへ戻り、割込み又はタイムアウト期間T1経過のどちらかが先に生じた場合に、MILが再入力(ステージ化)されるべきであることを表示する。本発明の利点は、キーボードが検出された場合

に、キーボードが実際に取り付けられるときまでキーボードの連結性を検査するためにMIL機能が不必要に再入力されないことである。

【0076】

【発明の効果】以上説明したように、本発明によって、ペンポイントオペレーティングシステムの32ビット保護モード環境で実行可能であり、多重オペレーティングシステムを支援でき、現存のBIOSファームウェアとの互換性があるファームウェアレイヤが提供される。

【図面の簡単な説明】

【図1】DOS、OS/2及びペンポイントオペレーティングシステムを支援するコンピュータのソフトウェア、ハードウェア及びファームウェア要素を説明する関連図である。

【図2】DOS式及びペンポイント式のブーティングを支援するパワーオンセルフテスト(POST)ファームウェアのフローチャートである。

【図3】PenLod rと定義されるペンポイントローダのフローチャートである。

【図4】MIL機能におけるステージを説明するブロック図である。

【図5】MILファームウェアとオペレーティングシステムとの間で伝送される要求ブロックのブロック図である。

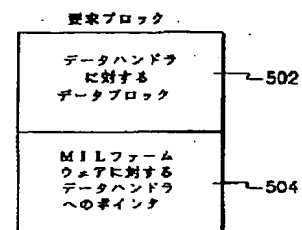
【図6】MILファームウェアのスタートコードのフローチャートである。

【図7】MILファームウェアのステージ事象コードのフローチャートである。

【図1】

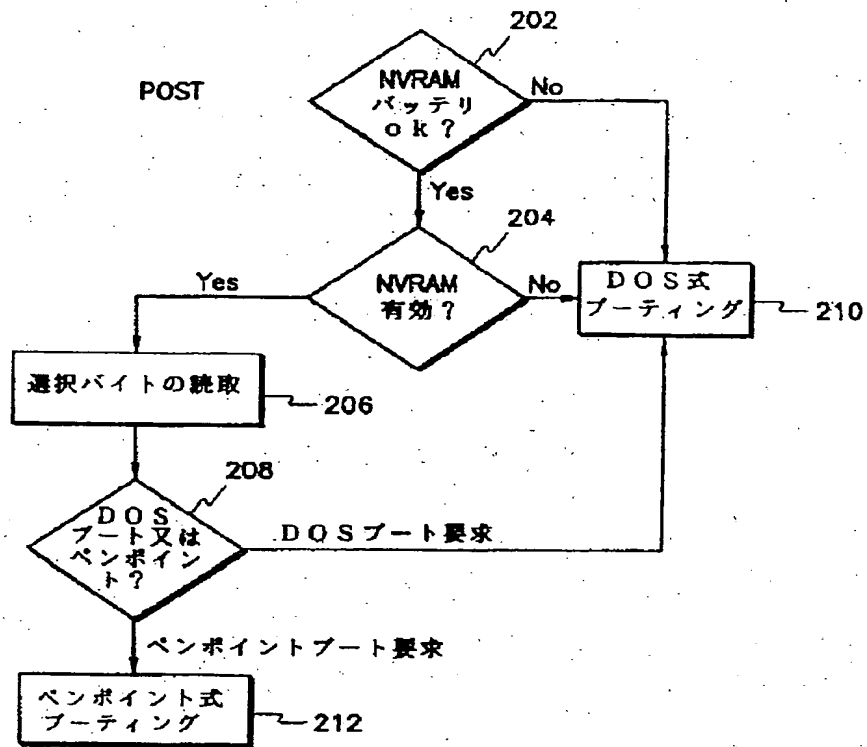
アプリケーション 102	DOS アプリケーション ~120	OS/2 アプリケーション ~122	ペンポイント アプリケーション ~124
オペレーティングシステム 104	ウィンドウ ~126	OS/2 ~130	ペンポイントOS ~132
	DOS ~128		
ファームウェア 108	BIOS ~134	ABIOS ~136	MIL ~138
ローダ 108	DOS式ローダ ~140		ペンローダ ~142
POST 110	POST ~144		
ハードウェア 112	ハードウェア ~146		

【図5】

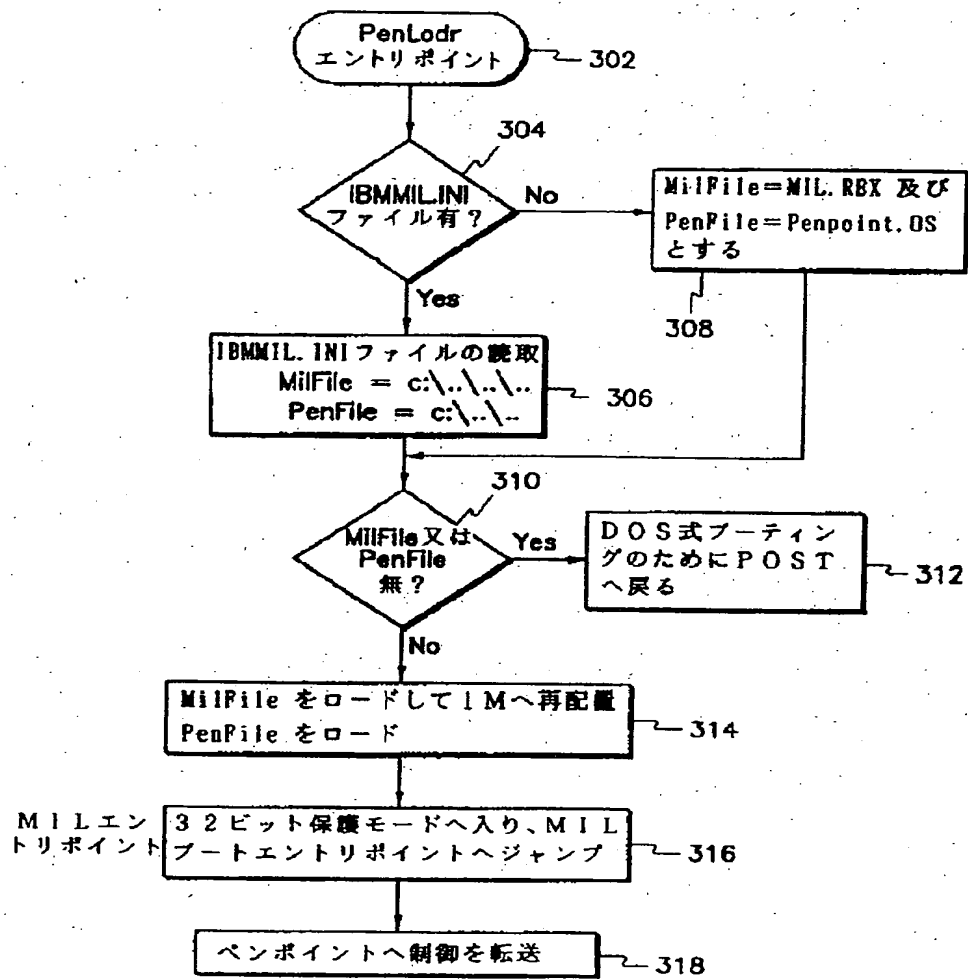


500

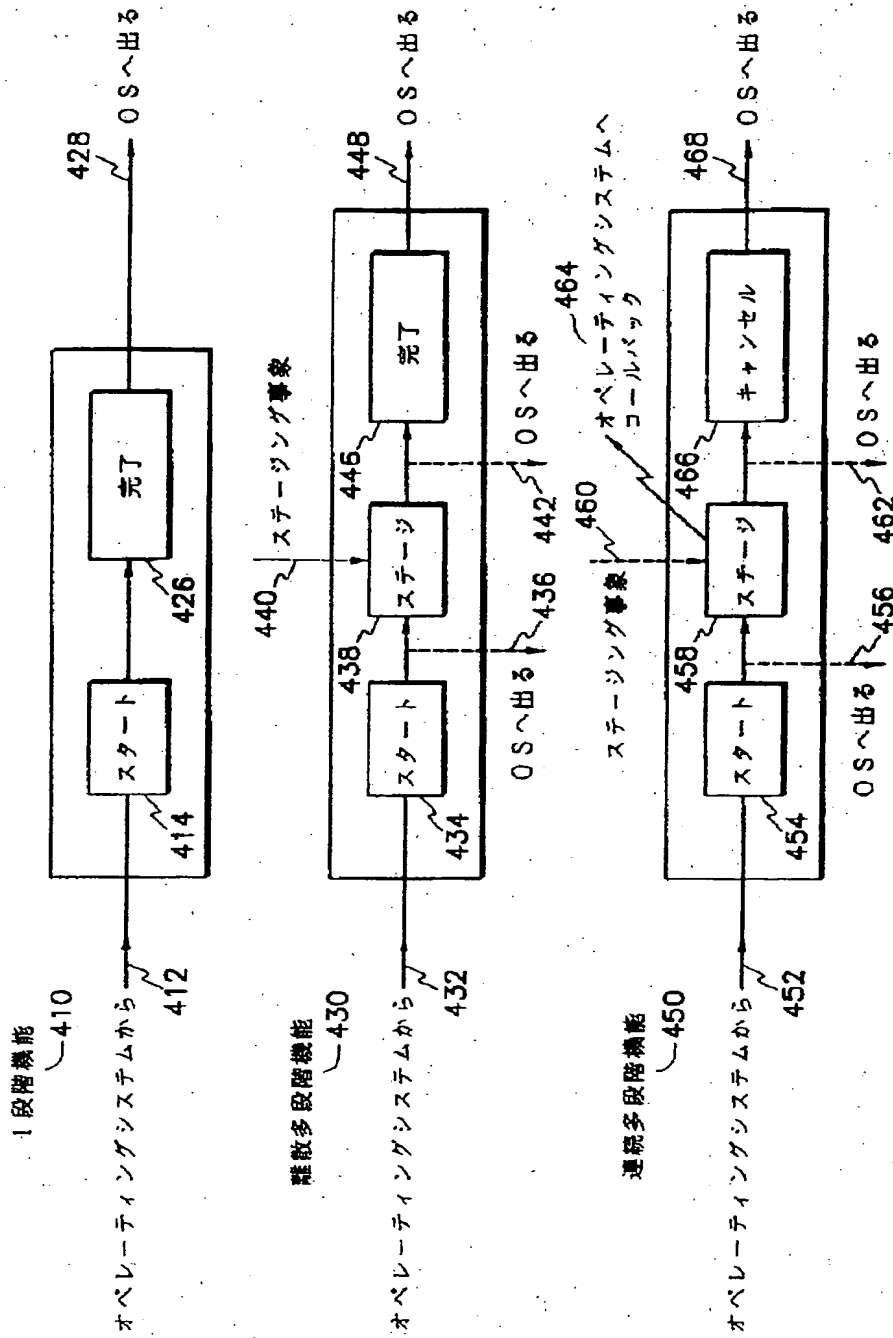
【図 2】



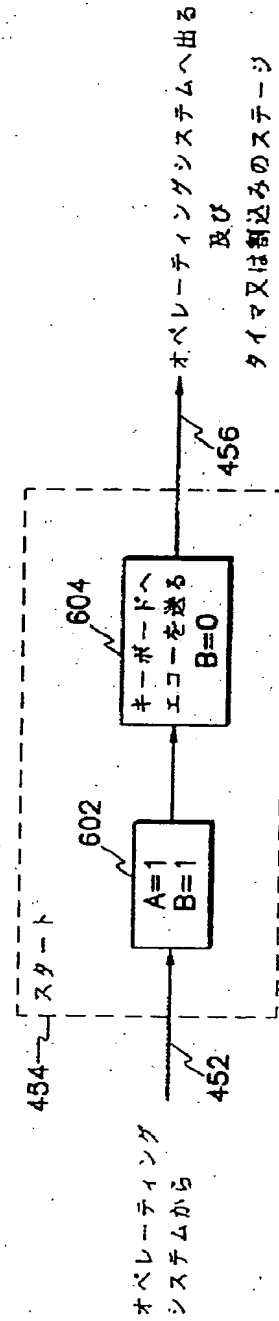
【図 3】



【図 4】



【図 6】



```

graph TD
    460[ステージング事故] --> 610{新込み又は  
タイムアウト?}
    610 -- Yes --> 612{A=1?}
    610 -- No --> 624{B=1?}
    612 -- Yes --> 614{キーが  
エコーか?}
    612 -- No --> 624
    614 -- Yes --> 616[B=1]
    614 -- No --> 626[キーボード入力キャラ  
クタを処理、及び  
コールドバック]
    616 --> 620[A=1  
B=1]
    620 --> 626
    624 -- Yes --> 622[B=0]
    622 --> 626
    624 -- No --> 628[A=0]
    628 --> 630[時間の  
ステージが  
無いと設定]
    626 --> 462[OSへ出る]
    630 --> 462
    subgraph 458 [ステージ]
        610
        612
        614
        616
        620
        622
        624
        626
        628
        630
    end
    458 --- 459[エラーのために  
キーボードインデ  
ックスを検査]

```

(72) 発明者 デイヴィッド ブレストン ライブランド  
アメリカ合衆国 3 3 4 6 2、フロリダ州ラ  
ンタナ、バレルモ ウェイ 1 3 2 5

(72)発明者 フランク ピーター ノヴァク  
アメリカ合衆国07656、ニュージャ-  
ージー州パーク リッジ、オーク アヴェニ-  
ュー 82

This Page is inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images  
problems checked, please do not report the  
problems to the IFW Image Problem Mailbox**